

リコンフィギャラブル機能LSIの 最新動向

リコンフィギャラブル機能LSIとその応用調査専門委員会編

目次	
1. はじめに	3
2. 活動報告	4
2.1 委員会における研究・調査発表状況について	4
2.2 回路とシステム軽井沢ワークショップにおける「リコンフィギャラブル機能LSIとその応用」特別セッションについて	5
3. リコンフィギャラブルLSIアーキテクチャ動向	6
3.1 最近のリコンフィギャラブルLSIの構成	6
3.2 動的再構成プロセッサDRPと統合開発環境	9
3.3 DAPDNA-FWII	13
3.4 QuickSilver Technology社ACM技術	16
3.5 ビットシリアルFPGA	20
3.6 固体電解質スイッチのLSI応用	24
4. リコンフィギャラブルLSI応用動向	29
4.1 移動体通信システム実装におけるFPGAの応用	29
4.2 FPGAを用いた高速、高分解能到来方向推定処理システムの実装	32
4.3 ソフトウェア無線—リコンフィギャラブル機能LSIの無線通信への応用	35
4.4 ALTERA DSP Solution	39
5. あとがき	42

リコンフィギャラブル機能LSIとその応用調査専門委員会委員

委員長 國枝博昭(東京工業大学)
幹事 宮崎孝(日本電気)
一色剛(東京工業大学)
委員 荒川文男(日立製作所)
市毛弘一(横浜国立大学)
塩入健(アールイツ)
鈴木正和(東芝)
浜田望(慶應義塾大学)
広瀬佳生(富士通研究所)
岡本稔(松下電器産業)
中野恵一(AOIテクノロジー)
松田昭信(パナソニックコミュニケーションズ)

途中退任
委員
主参加者

森本廉(松下電器産業)
栗島亨(日本電気)
金ミンソク(横浜国立大学)
佐藤友美(アイピーフレックス)
阪本利司(日本電気)
戸井崇雄(日本電気)
天野英晴(慶應義塾大学)
春山真一郎(慶應義塾大学)
井坂一喜(パルテック)
東崎周平(パルテック)

1. はじめに

システム・オン・チップに象徴される LSI の大規模化や多機能化により、その設計に必要な労力やコストや消費電力は膨大化してきている。その一方、頻繁に生ずるシステム仕様の変更や方式のグレードアップ等による商品寿命の短命化が進む中で、チップ開発に伴う大きなリスクが深刻化している。

その中でも移動体通信機器や民生機器、車載機器などの用途のチップ開発では、価格要求と性能面から、少ない回路面積と、低い消費電力の両方が要求されている。

回路面積の削減のためには、プロセッサ・コアとソフトウェアで周辺機能を実現することによって半導体の回路面積を節約できる。ハードウェア処理に比べると、プロセッサの動作周波数は高くなり、消費電力が増えるが、エンド・ユーザには安価に製品を提供できる。

消費電力を低く抑えなければならない場合は、周辺回路を電力効率の良いハードウェア・マクロで実現する方法や、低周波数で動作させるマルチプロセッサの利用も考えられる。これらは半導体の回路面積の削減とは逆行する。

「リコンフィギャラブル技術」は、70 年代の PLD (Programmable Logic Device) や、80 年代の FPGA(Field Programmable Gate Array)に代表される LSI 上の回路構成を再構成する機構を持たせ、ハードウェア性能を持ち、しかもソフトウェアのようなプログラム制御可能な柔軟性を提供する技術である。FPGA 型 LSI はアプリケーション毎に再構成を行う静的再構成型デバイスであり、チップ面積削減と低い消費電力を提供する柔軟性のあるデバイスとして市民権を得た技術である。

これに対して、最近注目されるダイナミック・リコンフィギャラブル技術は、演算器レベルの粒度で、処理中またはクロック毎に再構成を行い、その柔軟性によって演算効率や高速化を目指す技術である。並列粒度、再構成機構、複雑性などが異なる様々なアーキテクチャが提案されており、群雄割拠の様相を呈している。

ダイナミック・リコンフィギャラブル技術は、開発コスト・リスクの削減、開発期間の短縮、動的再構成（ダイナミックリコンフィギュレーション）によるハードウェアの

共通化・多重化等様々な可能性を持ち、次世代機能 LSI の中心技術の一つとなることが強く期待されている。

FPGA もそうであるように、“ハードウェア高速性能とソフトウェア柔軟性”だけの殺し文句でこの技術が脚光を浴びることはできない。再構成するための労力を包み隠すだけのメリットが要求されている。

多くの再構成プロセッサベンダーは、再構成アーキテクチャを提案し、試作 LSI に各種アプリケーションを搭載してその性能をアピールする試みがなされている。汎用プロセッサを目指すのか、ASIC プロセッサを目指すのかが明らかでない場合も見受ける。高速フーリエ変換や MPEG エンコーダや暗号アルゴリズムなどが典型的なベンチマークに利用されている。

多くの課題の中でも、ソフトウェア開発環境が未だ初期段階にあり、通常のマイクロプロセッサと異なり、回路構成などの空間要素を含むタスクスケジューリングが必要であるため、その困難性は十分理解できる。このリコンフィギャラブルデバイスの性能や特長を十分に発揮できる形でのアプリケーション実装を可能とする開発環境の整備がリコンフィギャラブル技術の盛衰を握っているといっても過言でない。

本調査専門委員会は、これらのリコンフィギャラブル技術をいろいろな角度から比較・検討し、今後のこの分野の発展に何らかの貢献ができる見解を提示する目的で平成 15 年 4 月に発足した。以来 2 年間に渡り、委員各位の献身的な努力によりその目的がある程度達成した。その結果をまとめたものが本報告書である。会員諸氏の参考になり、本分野の発展に少しでも貢献できれば幸いである。最後に、委員の皆様、とりわけ幹事の宮崎氏と一色氏、さらには以下に紹介する 3 章・4 章に寄稿頂いた著者の方々に紙面を借りて深く感謝したい。

第 3 章 リコンフィギャラブル LSI アーキテクチャ動向

- 3.1 広瀬佳生（富士通研究所システム L S I 開発研究所）
- 3.2 栗島 亨（NEC システムデバイス研究所）
- 3.3 佐藤友美（アイピーフレックス株式会社）
- 3.4 中野 恵一（A O I テクノロジー株式会社事業開発部）
- 3.5 一色 剛（東京工業大学理工学研究科集積システム専攻）
- 3.6 阪本利司、川浦久雄（NEC 基礎・環境研究所/ICORP）